

Document:

CD-ROM of the specification and drawings annexed to the request of Japanese Utility Model application no. 5298/1992 (laid open no. 60185/1993) (Sanken Electric Co.; Ltd.),

5 06 August, 1993 (06.08.93)

The following is translation for the Abstract of the above application.

Abstract

10 (Object) Over-current protection of a switching regulator is attained with easy structure.

(Structure) Primary winding 5, secondary winding 7, and the 3rd winding 8 are formed in a transformer 4. FET6 is connected to the power supply terminal 2 through primary winding 5. The rectification flat and smooth
15 circuit 10 is connected to secondary winding 7. The current detection resistance 8 is connected between FET6 and a ground. The 3rd winding 8 is connected between the gate of FET6 and a ground. The transistor 16 for control is connected between the gate of the FET 6 and a ground. A capacitor 29 is connected between the base of the transistor 16 and a ground
20 through the right characteristic thermistor 32. This capacitor is charged on the voltage corresponding to output voltage. Polarity of charge of this capacitor is made into the direction that is contrary to an order bias direction of the transistor 16 on the voltage of the over-current detection resistance 8.

(19) 日本国特許庁 (JP)

(12) 公開実用新案公報 (U) (11) 実用新案出願公開番号

実開平 5-60185

(43) 公開日 平成5年(1993)8月6日

(51) Int. Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 2 M	3/325	A 8726-5 H		
	3/28	C 8726-5 H		

審査請求 未請求 請求項の数 1

(全 3 頁)

(21) 出願番号 実願平4-5298

(22) 出願日 平成4年(1992)1月16日

(71) 出願人 000106276

サンケン電気株式会社

埼玉県新座市北野3丁目6番3号

(72) 考案者 細谷 裕

埼玉県新座市北野三丁目6番3号 サンケン

電気株式会社内

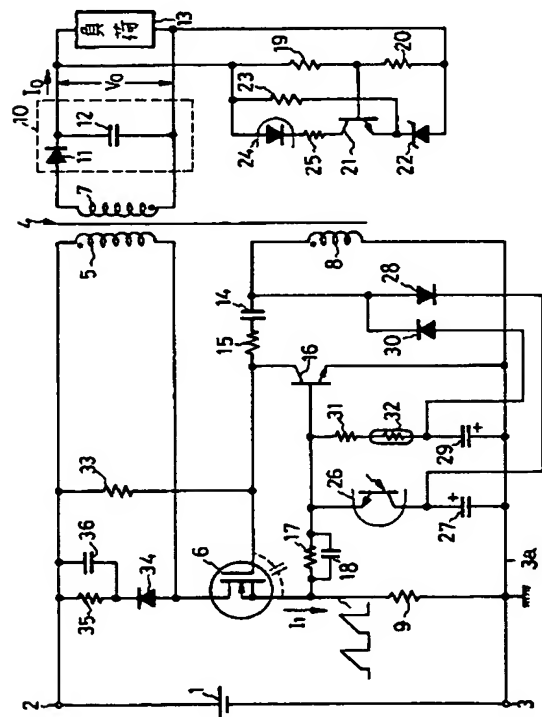
(74) 代理人 弁理士 高野 則次

(54) 【考案の名称】 スイッチング電源装置

(57) 【要約】

【目的】 自励型スイッチングレギュレータの過電流保護を簡単な構成で達成する。

【構成】 トランス 4 に 1 次巻線 5 と 2 次巻線 7 と 3 次巻線 8 を設ける。FET 6 を 1 次巻線 5 を介して電源端子 2 に接続する。2 次巻線 7 に整流平滑回路 10 を接続する。FET 6 とグランドとの間に電流検出抵抗 8 を接続する。3 次巻線 8 を FET 6 のゲートとグランドとの間に接続する。値 FET 6 のゲートとグランドとの間に制御用トランジスタ 16 を接続する。制御用トランジスタ 16 のベースとグランドとの間に正特性サーミスタ 32 を介してコンデンサ 29 を接続する。このコンデンサを出力電圧に対応した電圧で充電する。このコンデンサの充電の極性を、過電流検出抵抗 8 の電圧で制御用トランジスタ 16 を順バイアスする向きと逆にする。



1

【実用新案登録請求の範囲】

【請求項 1】 直流電源端子と、トランスと、スイッチング素子と、整流平滑回路と、バイポーラトランジスタ又は電界効果トランジスタから成る制御用トランジスタと、電流検出抵抗と、過電流防止制御用コンデンサと、コンデンサ充電手段と、定電圧制御回路と、起動回路と、正特性サーミスタとから成り、
 前記トランスは相互に電磁結合された 1 次巻線と 2 次巻線と 3 次巻線とを有し、 前記スイッチング素子は第 1 及び第 2 の主端子と制御端子とを有し、
 前記スイッチング素子の前記第 1 の主端子は前記 1 次巻線を介して前記直流電源端子に接続され、前記スイッチング素子の前記第 2 の主端子は前記電流検出抵抗を介してグラウンド（共通端子又は共通ライン）に接続され、
 前記 3 次巻線は前記スイッチング素子の前記制御端子と前記グラウンドとの間に接続され、
 前記整流平滑回路は前記 2 次巻線に接続され、
 前記制御用トランジスタは前記スイッチング素子の前記制御端子と前記グラウンドとの間に接続され、前記制御用トランジスタの制御端子は前記電流検出抵抗に接続され、
 前記過電流防止制御用コンデンサの一端は前記グラウンドに接続され、
 前記正特性サーミスタは前記過電流防止制御用コンデン

2

サの他端と前記制御用トランジスタの制御端子との間に接続されていると共に前記スイッチング素子に対して熱的に結合され、

前記コンデンサ充電手段は前記整流平滑回路の出力電圧に対応する電圧で前記過電流防止制御用コンデンサを充電するように構成され、

前記定電圧制御回路は前記制御用トランジスタのベース又は前記スイッチング素子の制御端子に接続され、

前記起動回路は前記スイッチング素子の前記制御端子に接続されていることを特徴とするスイッチング電源装置。

【図面の簡単な説明】

【図 1】 本考案の実施例に係わるスイッチング電源装置を示す回路図である。

【図 2】 図 1 のサーミスタの特性図である。

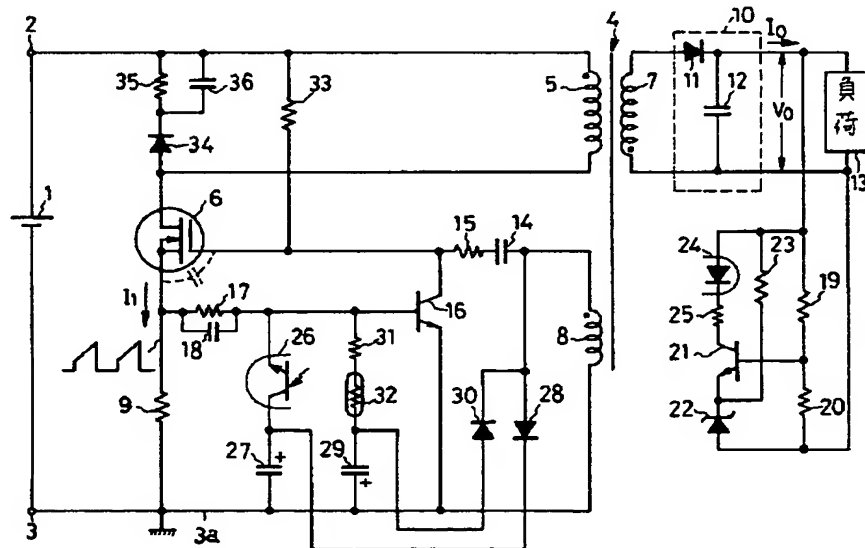
【図 3】 図 1 の回路の出力電流と出力電圧の関係を示す特性図である。

【図 4】 変形例を示す回路図である。

【符号の説明】

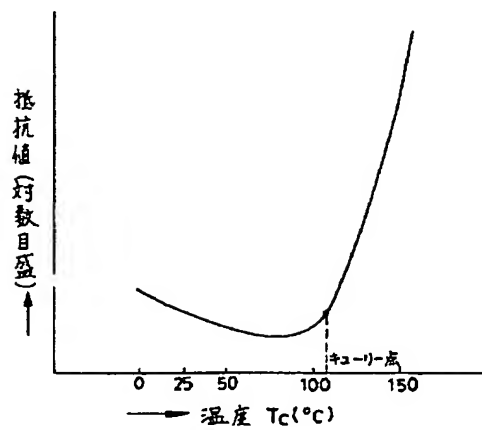
- 4 トランス
 6 F E T
 9 電流検出抵抗
 3 2 サーマスタ

【図 1】

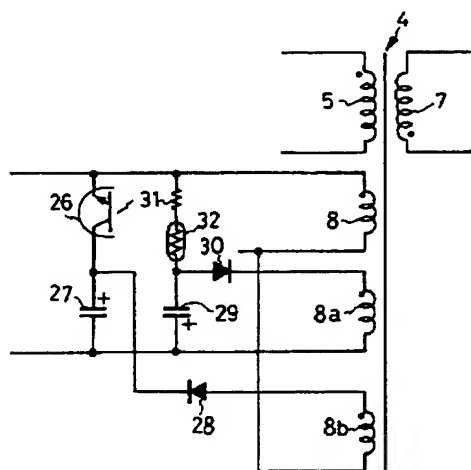


3

【図2】



【図4】

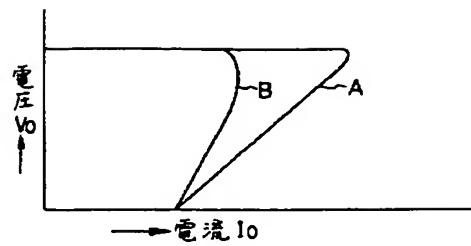


(3)

実開平5-60185

4

【図3】



【考案の詳細な説明】**【0001】****【産業上の利用分野】**

本考案は、過電流防止回路を有する自励型スイッチング電源装置に関する。

【0002】**【従来の技術】**

直流電源にトランスの1次巻線を介してスイッチング素子を接続し、トランスの2次巻線に整流平滑回路を接続し、トランスの3次巻線の電圧によってスイッチング素子を正帰還駆動する自励型スイッチングレギュレータは種々の分野で使用されている。この種のスイッチングレギュレータは、トランジスタ、FET等のスイッチング素子を過電流から保護するために、過電流防止回路を備えている。

【0003】**【考案が解決しようとする課題】**

ところで、過電流状態にはリレーやモータ等の負荷の起動時等に流れるラッシュ電流に基づく過電流状態と、ラッシュ電流よりも小さい一定レベル以上の電流が連続的に流れる過電流状態との2つがある。もし、前者のラッシュ電流を基準にして過電流保護のレベルを設定すると、後者の過電流状態が生じた時にスイッチング素子が破壊する。このため、過電流の大きさと持続時間とを考慮して2系統の過電流保護回路を設けることがある。しかし、この様に構成すると、回路構成が複雑になり、且つコスト高になる。

【0004】

そこで本考案の目的は過電流保護を簡単な構成で達成することができる自励型スイッチング電源装置を提供することにある。

【0005】**【課題を解決するための手段】**

上記目的を達成するための本考案は、直流電源端子と、トランスと、スイッチング素子と、整流平滑回路と、バイポーラトランジスタ又は電界効果トランジスタから成る制御用トランジスタと、電流検出抵抗と、過電流防止制御用コンデンサと、コンデンサ充電手段と、定電圧制御回路と、起動回路と、正特性サーミス

タとから成り、前記トランスは相互に電磁結合された 1 次巻線と 2 次巻線と 3 次巻線とを有し、前記スイッチング素子は第 1 及び第 2 の主端子と制御端子とを有し、前記スイッチング素子の前記第 1 の主端子は前記 1 次巻線を介して前記直流電源端子に接続され、前記スイッチング素子の前記第 2 の主端子は前記電流検出抵抗を介してグランド（共通端子又はライン）に接続され、前記 3 次巻線は前記スイッチング素子の前記制御端子と前記グランドとの間に接続され、前記整流平滑回路は前記 2 次巻線に接続され、前記制御用トランジスタは前記スイッチング素子の前記制御端子と前記グランドとの間に接続され、前記制御用トランジスタの制御端子は前記電流検出抵抗に接続され、前記過電流防止制御用コンデンサの一端は前記グランドに接続され、前記正特性サーミスタは前記過電流防止制御用コンデンサの他端と前記制御用トランジスタの制御端子との間に接続されていると共に前記スイッチング素子に対して熱的に結合され、前記コンデンサ充電手段は前記整流平滑回路の出力電圧に対応する電圧で前記過電流防止制御用コンデンサを充電するように構成され、前記定電圧制御回路は前記制御用トランジスタのベース又は前記スイッチング素子の制御端子に接続され、前記起動回路は前記スイッチング素子の前記制御端子に接続されていることを特徴とするスイッチング電源装置に係わるものである。

【0006】

【作用及び効果】

本考案において使用されている正特性サーミスタは温度上昇に応じて抵抗値が高くなる。ラッシュ電流のような短時間の過電流の場合にはサーミスタの温度上昇がほとんど生じないので、サーミスタに基づく電流制限動作は生じない。しかし、ラッシュ電流よりも小さいレベルの過電流であっても、これの流れる期間が長くなると、スイッチング素子及びサーミスタの温度上昇が生じ、サーミスタの抵抗値が高くなり、制御用トランジスタのオン開始時点が早くなり、スイッチング素子のオン時間幅が短くなり、スイッチング素子の破壊が防止される。従って、簡単な回路構成によって過電流保護が達成される。

【0007】

【実施例】

次に、図 1～図 3 を参照して本考案の実施例に係わるハードディスク装置（HDD）用の自動型スイッチング電源装置を説明する。

【0008】

図 1 のスイッチング電源装置は、整流回路、電池等の直流電源 1 に接続された電源端子 2 とグランド（共通）端子 3 とを有し、これ等の間にトランス 4 の 1 次巻線 5 を介してスイッチング素子としての FET 6 が接続されている。トランス 4 は 1 次巻線 5 の他に 2 次巻線 7 及び 3 次巻線 8 を有し、これ等は互いに電磁結合されている。FET 6 はドレイン（第 1 の主端子）とソース（第 2 の主端子）とゲート（制御端子）とを有し、ドレインが 1 次巻線 5 を介して電源端子 2 に接続され、ソースが電流検出抵抗 9 を介してグランド（共通）ライン 3 a に接続されている。なお、グランドライン 3 a はグランド端子 3 に接続されている。

【0009】

2 次巻線 7 には整流平滑回路 10 が接続されている。この整流平滑回路 10 は 2 次巻線 7 に接続された整流ダイオード 11 と、この整流ダイオード 11 を介して 2 次巻線 7 に並列に接続された平滑用コンデンサ 12 とから成り、この出力ラインに負荷 13 が接続されている。なお、ダイオード 11 は FET 6 のオフ期間に 2 次巻線 7 に誘起する電圧でオンになる方向性を有している。

【0010】

3 次巻線 8 の一端はコンデンサ 14 と抵抗 15 とを介して FET 6 のゲートに接続され、この他端はグランドライン 3 a に接続されている。この 3 次巻線 8 の極性は FET 6 のオン期間に正帰還によって FET 6 をオン駆動する方向の電圧を発生するように決定されている。なお、この 3 次巻線 8 には FET 6 のオン時に電源 1 の電圧に対応した電圧が誘起し、FET 6 のオフ時に出力電圧に対応した電圧が誘起する。

【0011】

FET 6 をオフ制御するための制御用トランジスタ 16 が設けられ、このコレクタが FET 6 のゲートに接続され、エミッタがグランドライン 3 a に接続され、ベースは抵抗 17 を介して電流検出抵抗 9 の一端（上端）に接続されている。しきい値以上の電圧に応答してこの制御用トランジスタ 16 がオンになると、F

E T 6 のゲートがグランドに接続され、F E T 6 のオフ制御が達成される。なお、抵抗 1 7 には並列に制御用トランジスタ 1 6 の逆バイアス用コンデンサ 1 8 が接続されている。

【0012】

定電圧制御回路として電圧検出抵抗 1 9、2 0、誤差増幅用トランジスタ 2 1、基準電圧源用ツェナーダイオード 2 2、抵抗 2 3、発光ダイオード 2 4、抵抗 2 5、ホトトランジスタ 2 6、コンデンサ 2 7、及びダイオード 2 8 が設けられている。電圧検出抵抗 1 9、2 0 は平滑用コンデンサ 1 2 の両端間に接続され、この分圧点がトランジスタ 2 1 のベースに接続されている。ツェナーダイオード 2 2 と抵抗 2 3 との直列回路は平滑用コンデンサ 1 2 の両端間に接続され、これ等の分圧点がトランジスタ 2 1 のエミッタに接続されている。発光ダイオード 2 4 は抵抗 2 5 を介して平滑用コンデンサ 1 2 の一端とトランジスタ 2 1 のコレクタとの間に接続されている。発光ダイオード 2 4 に光結合されたホトトランジスタ 2 6 のエミッタは制御用トランジスタ 1 6 のベースに接続されている。電源用コンデンサ 2 7 はホトトランジスタ 2 6 のコレクタとグランドライン 3 a との間に接続されている。ダイオード 2 8 は F E T 6 のオン期間に 3 次巻線 8 に誘起する電圧で導通する方向性を有して 3 次巻線 8 の一端とコンデンサ 2 7 との間に接続されている。従って、コンデンサ 2 7 は電源 1 の電圧に対応する電圧に充電される。

【0013】

過電流防止制御を行うために、コンデンサ 2 9 と、この充電手段としてのダイオード 3 0 と、抵抗 3 1 と、正特性サーミスタ 3 2 とが設けられている。過電流防止制御用コンデンサ 2 9 の一端はグランドライン 3 a に接続され、この他端はサーミスタ 3 2 と抵抗 3 1 とを介して制御用トランジスタ 1 6 のベースに接続されている。ダイオード 3 0 は F E T 6 のオフ期間に 3 次巻線 8 に誘起する電圧で導通する方向性を有してコンデンサ 2 9 の他端（上端）と 3 次巻線 8 の一端（上端）との間に接続されている。従って、3 次巻線 8 とダイオード 3 0 は出力電圧に対応した電圧にコンデンサ 2 9 を充電する手段として機能する。なお、サーミスタ 3 2 は F E T 6 と同一の回路基板上に取付けられ、回路基板を介して熱的に

結合されている。

【0014】

FET 6 の起動回路として電源端子 2 と FET 6 のゲートとの間に起動抵抗 33 が接続されている。また、周知のスナバー回路を構成するために、ダイオード 34 と抵抗 35 とコンデンサ 36 が設けられている。

【0015】

【オン・オフ動作】

電源端子 2 とグランド端子 3 との間に電源 1 を接続すると、起動抵抗 33 を介してコンデンサ 14 及び FET 6 のゲート・ソース間寄生容量が充電され、これがしきい値よりも高くなると、FET 6 がオンする。1 次巻線 5 はインダクタンスを有するので、1 次巻線 5 と FET 6 と電流検出抵抗 9 とを通過して流れる電流は時間と共に徐々に増大する。これにより、電流検出抵抗 9 に生じる電圧降下も時間と共に徐々に増大する。制御用トランジスタ 16 のベースには電流検出抵抗 9 の電圧と、コンデンサ 27 に基づく電圧と、コンデンサ 29 に基づく電圧との合成で決まる電圧が印加される。ベースの電圧がしきい値よりも高くなると、制御用トランジスタ 16 がオンになり、FET 6 は逆にオフに転換する。

【0016】

2 次側の整流ダイオード 11 は FET 6 のオン期間に非導通であるが、FET 6 のオフ期間にはトランス 4 に蓄積されたエネルギーの放出に基づく 2 次巻線 7 の電圧で導通状態になり、平滑用コンデンサ 12 が充電される。

【0017】

トランス 4 の蓄積エネルギーの放出が終了すると、トランス 4 の各巻線 5、7、8 に振動電圧が発生し、3 次巻線 8 に FET 6 をオンにする向きの電圧が生じ、FET 6 が再びオンになる。

【0018】

【定電圧制御動作】

出力電圧が目標値よりも高くなった場合には、ツェナーダイオード 22 で与えられる基準電圧と検出電圧との誤差信号を形成するトランジスタ 21 のコレクタ電流が増大し、発光ダイオード 24 の発光強度が高くなり、ホトトランジスタ 2

6の抵抗値が小さくなる。この結果、コンデンサ27の電圧の制御用トランジスタ16のベースに対する寄与度が高くなり、電流検出抵抗9の電圧が前のサイクルよりも低い値であっても制御用トランジスタ16がオンになり、FET6がオフに転換する。即ち、今迄よりもFET6のオン時間幅が狭くなる。これにより、トランス4の蓄積エネルギーが少なくなり、出力電圧が目標値に向って低下する。出力電圧が目標値よりも高くなった時には、上記と逆の動作になる。

【0019】

【過電流防止動作】

FET6に流れる電流の平均値が小さい場合には、FET6の温度は所定温度以下に保たれる。このため、FET6に熱結合されたサーミスタ32の温度も所定温度以下に保たれる。サーミスタ32は図2に示す温度特性を有し、室温(20℃)では200~500Ω程度の低い抵抗値を示すが、100℃よりも少し高いキュリー点を過ぎると抵抗値が急激に上昇する。従って、サーミスタ32の温度が低い時には、この抵抗値は数KΩの抵抗31に対して極めて小さな値であるので無視することができる。コンデンサ29はグランド側がプラスになるように充電されているので、制御用トランジスタ16を逆バイアスする向きの作用を有する。制御用トランジスタ16はコンデンサ29による逆バイアスの向きの電圧に打ち勝つ電流検出抵抗9の電圧とコンデンサ27の電圧に基づいてオンに転換する。過電流防止制御用コンデンサ29の過電流防止に対する寄与を更に詳しく説明すると、コンデンサ29と電流検出抵抗9と抵抗17及び31とサーミスタ32とから成る閉回路にコンデンサ29の電圧に基づく電流が流れる。電流検出抵抗9にはFET6を通る正方向電流とコンデンサ29に基づく逆方向電流とが流れ、これ等の差が制御用トランジスタ16のベース電圧として寄与する。コンデンサ29に基づく逆方向電流成分はコンデンサ29の電圧及びサーミスタ32の抵抗値によって変化する。今、出力電圧(負荷電圧)が正常値であり、またサーミスタ32の温度も正常値であるとすれば、コンデンサ29に基づいて電流検出抵抗9に流れる逆方向電流成分は比較的大きな値になり、制御用トランジスタ16が主電流I1が流れ始めてから制御用トランジスタ16がオンになるまでの時間幅を長くするように作用する。制御用トランジスタ16のオン転換に対する

コンデンサ29の寄与は、出力電圧の少しの変化又はサーミスタ32の温度の少しの変化によってほとんど変化しない。従って、この場合には、制御用トランジスタ16のオン時点は、FET6を流れる主電流 I_1 の変化とホトトランジスタ26の抵抗値変化に依存して決まる。

【0020】

FET6に連続的に所定値以上の過電流が流れ、FET6の温度が上昇すると、これに熱的に関係付けられたサーミスタ32の温度も上昇し、サーミスタ32の抵抗値が高くなる。サーミスタ32の抵抗値が高くなると、コンデンサ29を電源としてコンデンサ29と電流検出抵抗9と抵抗17と抵抗31とサーミスタ32とから成る閉回路に流れる電流が減少し、電流検出抵抗9における主電流 I_1 による電圧降下を打ち消す向きの成分が少なくなり、結局、小さい主電流 I_1 に基づいて制御用トランジスタ16がオンになり、FET6が逆にオフに転換する。これにより、FET6の電流制限が達成され、FET6が所定温度に上昇して破壊することを防ぐことができる。また、電流遮断ではなく、電流を制限する動作となるので、電力供給を連続的に行うことができる。

【0021】

図3はサーミスタ32の温度変化による出力電流 I_0 と出力電圧 V_0 特性の変化を示す。特性線Aはサーミスタ32の温度の低い時の $I_0 - V_0$ 特性を示し、特性線Bはサーミスタ32の温度の高い時の $I_0 - V_0$ 特性を示す。負荷13がモータであって起動時にラッシュ電流が流れても、過電流は短時間しか流れないので、FET6及びサーミスタ32の温度の上昇は殆んど発生せず、図3の特性線Aに示すように電圧がフの字形に垂下を開始する電流値は比較的に高い値に保たれ、定電圧制御状態が維持される。

【0022】

一方、ラッシュ電流よりも低いレベルの過電流であっても継続的に流れると、FET6及びサーミスタ32の温度が上昇し、特性線Bになり、この電流値が特性線Bの垂下点よりも大きくなると、フの字状垂下が生じ、電圧 V_0 及び電流 I_0 の両方が低下する。電圧 V_0 及び電流 I_0 の両方が低下し、FET6及びサーミスタ32の温度が低くなると、特性線Aに従う動作になる。

【0023】

【変形例】

本考案は上述の実施例に限定されるものでなく、例えば次の変形が可能なものである。

(1) 図4に示すようにトランス4に4次巻線8a、5次巻線8bを追加し、4次巻線8aで過電流防止制御用コンデンサ29を充電し、5次巻線8bでコンデンサ27を充電するように構成することができる。また、4次巻線8aをコンデンサ27、29の両方の充電に使用し、5次巻線8bを省くことができる。

(2) FET6の代りにバイポーラトランジスタを使用することができる。また、制御用トランジスタ16をFETにすることができる。

(3) FET6の代りにバイポーラトランジスタを使用する場合には、コレクタ電流の増大によってトランジスタが飽和を維持できなくなって、オフに転換する動作を使用することができるので、トランジスタ16を主スイッチング素子のオフ転換に使用しないように構成することができる。この場合には、例えばトランジスタ16に並列にベース電流バイパス用トランジスタを接続し、定電圧制御回路によってベース電流のバイパス量を制御してスイッチングトランジスタのオフ転換時点を制御する。